

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-307055

(43)Date of publication of application : 02.11.2000

(51)Int.Cl.

H01L 25/065
H01L 25/07
H01L 25/18
H01L 23/12

(21)Application number : 11-113144

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 21.04.1999

(72)Inventor : HASHIMOTO NOBUAKI

(54) SEMICONDUCTOR DEVICE, ITS MANUFACTURE, CIRCUIT SUBSTRATE, AND ELECTRONICS

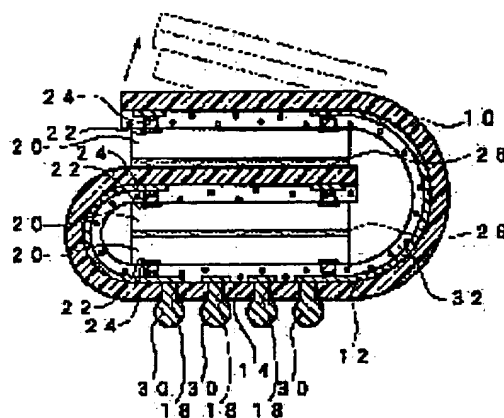
(57)Abstract:

PROBLEM TO BE SOLVED: To achieve rework such as the planar expansion of a substrate and the replacement of a semiconductor chip after a semiconductor device is completed by maintaining the substrate where the semiconductor chips are arranged while being piled up in a flex state by a detachable connection means.

SOLUTION: A substrate 10 (a flexible substrate with heat-resistant property) can be flexed but is prepared in a state of planar expansion, and is formed on a wiring pattern 12. Then, an anisotropic conductive material 32 is provided at least at a bonding region in the wiring pattern 12, an electrode 22 (a bump 24) is aligned, and a semiconductor chip 20 is placed on the substrate 10.

Then, either the semiconductor chip 20 or the substrate

10 is pressed, and the wiring pattern is electrically connected to the bump 24 via the conductive particle of the anisotropic conductive material 32. After that, the substrate 10 is flexed, bent, or folded, and the plurality of semiconductor chips 20 are piled up. In this case, the semiconductor chips 20 or the semiconductor chip is glued to the substrate 10 by an adhesive 26.



LEGAL STATUS

[Date of request for examination] 27.05.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-307055

(P2000-307055A)

(43) 公開日 平成12年11月2日 (2000.11.2)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
H 0 1 L	25/065	H 0 1 L 25/08	Z
	25/07	23/12	L
	25/18		
	23/12		

審査請求 未請求 請求項の数18 O L (全 7 頁)

(21) 出願番号 特願平11-113144

(22) 出願日 平成11年4月21日 (1999.4.21)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 橋元 伸晃

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(74) 代理人 100090479

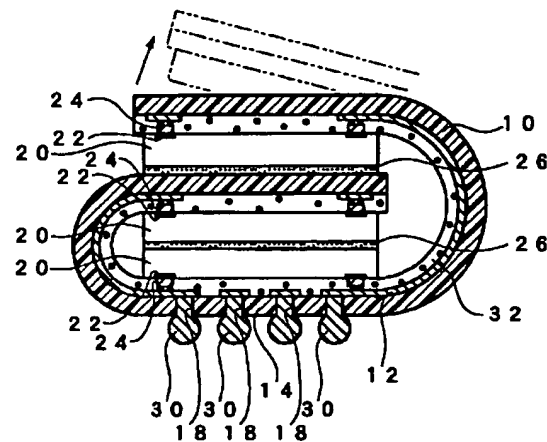
弁理士 井上 一 (外2名)

(54) 【発明の名称】 半導体装置及びその製造方法、回路基板並びに電子機器

(57) 【要約】

【課題】 半導体チップの交換などのリワークが可能な半導体装置及びその製造製造、回路基板並びに電子機器を提供することにある。

【解決手段】 複数の半導体チップ20と、複数の半導体チップ20が搭載されて屈曲して半導体チップ20を積み重ねて配置する基板10と、を含み、基板10は着脱可能な粘着剤26によって屈曲状態が維持されている。



【特許請求の範囲】

【請求項 1】 複数の半導体チップと、
前記複数の半導体チップが搭載されて屈曲し、前記半導体チップを積み重ねて配置する基板と、
を含み、
前記基板は、着脱可能な結合手段によって、屈曲状態が維持されている半導体装置。

【請求項 2】 請求項 1 記載の半導体装置において、
前記結合手段は、非硬化性の粘着剤である半導体装置。

【請求項 3】 請求項 2 記載の半導体装置において、
前記粘着剤は、一対の前記半導体チップの面を結合している半導体装置。

【請求項 4】 請求項 2 記載の半導体装置において、
前記粘着剤は、前記基板の一部と他の部分とを結合している半導体装置。

【請求項 5】 請求項 1 記載の半導体装置において、
前記結合手段は、前記基板の一部と他の部分とを機械的に結合する締結金具である半導体装置。

【請求項 6】 請求項 1 から請求項 5 のいずれかに記載の半導体装置において、
前記基板に形成された配線パターンと、前記配線パターンに電気的に接続される複数の外部端子と、を含む半導体装置。

【請求項 7】 請求項 6 記載の半導体装置において、
前記基板には、複数の貫通穴が形成され、前記配線パターンは前記貫通穴上を通り、
前記外部端子は、前記貫通穴を通して前記配線パターン上に設けられ、前記基板における前記配線パターンが形成された面とは反対側の面から突出している半導体装置。

【請求項 8】 請求項 6 又は請求項 7 記載の半導体装置において、
前記半導体チップの電極は、接着剤に導電粒子が分散されてなる異方性導電材料を介して前記配線パターンに電気的に接続される半導体装置。

【請求項 9】 請求項 1 から請求項 8 のいずれかに記載の半導体装置が実装された回路基板。

【請求項 10】 請求項 1 から請求項 8 のいずれかに記載の半導体装置を備える電子機器。

【請求項 11】 屈曲可能な基板に複数の半導体チップを搭載する工程と、前記基板を屈曲させて前記半導体チップを積み重ね、着脱可能な結合手段によって、前記基板の屈曲状態を保持する工程と、
を含む半導体装置の製造方法。

【請求項 12】 請求項 11 記載の半導体装置の製造方法において、
前記結合手段は、非硬化性の粘着剤である半導体装置の製造方法。

【請求項 13】 請求項 12 記載の半導体装置の製造方法において、

前記粘着剤は、一対の前記半導体チップの面を結合する半導体装置の製造方法。

【請求項 14】 請求項 12 記載の半導体装置の製造方法において、
前記粘着剤は、前記基板の一部と他の部分とを結合する半導体装置の製造方法。

【請求項 15】 請求項 11 記載の半導体装置の製造方法において、
前記結合手段は、前記基板の一部と他の部分とを機械的に結合する半導体装置の製造方法。

【請求項 16】 請求項 11 から請求項 15 のいずれかに記載の半導体装置の製造方法において、
前記基板には、配線パターンが形成されており、
前記配線パターンに電気的に接続される複数の外部端子を設ける工程をさらに含む半導体装置の製造方法。

【請求項 17】 請求項 16 記載の半導体装置の製造方法において、
前記基板には、複数の貫通穴が形成され、前記配線パターンは前記貫通穴上を通り、

前記外部端子を設ける工程で、前記貫通穴を通して前記配線パターン上に前記外部端子を設けて、前記外部端子を前記基板における前記配線パターンが形成された面とは反対側の面から突出させる半導体装置の製造方法。

【請求項 18】 請求項 16 又は請求項 17 記載の半導体装置の製造方法において、
前記半導体チップを搭載する工程で、前記半導体チップの電極を、接着剤に導電粒子が分散されてなる異方性導電材料を介して前記配線パターンに電気的に接続する半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置及びその製造方法、回路基板並びに電子機器に関する。

【0002】

【発明の背景】電子機器の小型化に伴い、複数の半導体チップを高密度に組み込んだマルチチップモジュールの開発が進められている。マルチチップモジュールによれば、既存の複数の半導体チップを使用することができるので、新規の集積回路を設計するよりもコストの引き下げが可能になる。

【0003】例えば、特開平 10-242379 号公報に開示される半導体モジュールでは、複数の半導体チップが搭載されたテープ状の基板が折り畳まれて多層化されている。このマルチチップモジュールでは、折り畳まれた基板が接着剤によって固着されているので、その後、半導体チップ等に不良が発見されても交換ができなかった。

【0004】本発明は、この問題点を解決するものであり、その目的は、半導体チップの交換などのリワークが可能な半導体装置及びその製造製造、回路基板並びに電

子機器を提供することにある。

【0005】

【課題を解決するための手段】(1) 本発明に係る半導体装置は、複数の半導体チップと、前記複数の半導体チップが搭載されて屈曲し、前記半導体チップを積み重ねて配置する基板と、を含み、前記基板は、着脱可能な結合手段によって、屈曲状態が維持されている。

【0006】本発明によれば、基板の屈曲状態を維持する結合手段が着脱可能になっている。したがって、半導体装置が完成してからでも、基板を平面的に展開することができ、半導体チップを交換するなどのリワークを行うことができる。

【0007】(2) この半導体装置において、前記結合手段は、非硬化性の粘着剤であってもよい。

【0008】(3) この半導体装置において、前記粘着剤は、一対の前記半導体チップの面を結合してもよい。

【0009】(4) この半導体装置において、前記粘着剤は、前記基板の一部と他の部分とを結合してもよい。

【0010】(5) この半導体装置において、前記結合手段は、前記基板の一部と他の部分とを機械的に結合する締結金具であってもよい。

【0011】(6) この半導体装置において、前記基板に形成された配線パターンと、前記配線パターンに電気的に接続される複数の外部端子と、を含んでもよい。

【0012】(7) この半導体装置において、前記基板には、複数の貫通穴が形成され、前記配線パターンは前記貫通穴上を通り、前記外部端子は、前記貫通穴を通して前記配線パターン上に設けられ、前記基板における前記配線パターンが形成された面とは反対側の面から突出してもよい。

【0013】(8) この半導体装置において、前記半導体チップの電極は、接着剤に導電粒子が分散されてなる異方性導電材料を介して前記配線パターンに電気的に接続されてもよい。

【0014】これによれば、異方性導電材料を使用し、半導体チップの電極と配線パターンとが電気的に導通するので、この半導体装置は信頼性及び生産性に優れている。

【0015】(9) 本発明に係る回路基板には、上記半導体装置が実装されている。

【0016】(10) 本発明に係る電子機器は、上記半導体装置を備える。

【0017】(11) 本発明に係る半導体装置の製造方法は、屈曲可能な基板に複数の半導体チップを搭載する工程と、前記基板を屈曲させて前記半導体チップを積み重ね、着脱可能な結合手段によって、前記基板の屈曲状態を保持する工程と、を含む。

【0018】本発明によれば、基板の屈曲状態を維持する結合手段が着脱可能になっている。したがって、半導体装置が完成してからでも、基板を平面的に展開するこ

とができ、半導体チップを交換するなどのリワークを行うことができる。

【0019】(12) この半導体装置の製造方法において、前記結合手段は、非硬化性の粘着剤であってもよい。

【0020】(13) この半導体装置の製造方法において、前記粘着剤は、一対の前記半導体チップの面を結合してもよい。

【0021】(14) この半導体装置の製造方法において、前記粘着剤は、前記基板の一部と他の部分とを結合してもよい。

【0022】(15) この半導体装置の製造方法において、前記結合手段は、前記基板の一部と他の部分とを機械的に結合してもよい。

【0023】(16) この半導体装置の製造方法において、前記基板には、配線パターンが形成されており、前記配線パターンに電気的に接続される複数の外部端子を設ける工程をさらに含んでもよい。

【0024】(17) この半導体装置の製造方法において、前記基板には、複数の貫通穴が形成され、前記配線パターンは前記貫通穴上を通り、前記外部端子を設ける工程で、前記貫通穴を通して前記配線パターン上に前記外部端子を設けて、前記外部端子を前記基板における前記配線パターンが形成された面とは反対側の面から突出させてもよい。

【0025】(18) この半導体装置の製造方法において、前記半導体チップを搭載する工程で、前記半導体チップの電極を、接着剤に導電粒子が分散されてなる異方性導電材料を介して前記配線パターンに電気的に接続してもよい。

【0026】これによれば、異方性導電材料を使用し、半導体チップの電極と配線パターンとを電気的に導通させるので、信頼性及び生産性に優れた半導体装置を製造することができる。

【0027】

【発明の実施の形態】以下、本発明の好適な実施の形態について図面を参照して説明する。

【0028】(第1の実施の形態) 図1は、本発明を適用した第1の実施の形態に係る半導体装置を示す図である。半導体装置は、基板10と、複数の半導体チップ20と、を含み、マルチチップモジュールといえることができる。また、基板10が屈曲して半導体チップ20が積み重ねられている。半導体装置は、その平面形状が半導体チップ20の外形に近ければ、CSP (Chip Scale/Size Package) に分類することができる。あるいは、スタックドCSPと称することもできる。

【0029】基板10は、材質において特に限定されないが、屈曲できる、あるいは折り畳むことができるものである。基板10の全体に屈曲性がある必要はなく、基板10が複数の部品から構成されるときには、その一部

10

20

30

40

50

に屈曲性があればよい。例えば、基板10の一部にレジストなど可撓性のある部分を形成し、この部分で屈曲させてもよい。あるいは、基板10を、複数のリジット基板と、これらを接続する部材とで構成し、接続する部材に屈曲性を持たせてもよい。接続する部材は、配線パターン12などの導体や、屈曲性を有する基板(フレキシブル基板)などでよい。有機系の材料から形成された基板10として、例えばポリイミド樹脂やPET樹脂、PEEK樹脂などの耐熱性を有する樹脂からなるフレキシブル基板が挙げられる。基板10には配線パターン12

【0030】配線パターン12は、基板10の一方の面に形成される。基板10の一方の面の配線パターン12の他に、他方の面にも配線パターンを形成してもよい。配線パターン12は、スパッタリング等により基板10に銅などの導電性の膜を被着し、これをエッチングして形成することができる。あるいは、基板10となるポリイミド樹脂などの熱可塑性樹脂を、銅箔などの導電箔に貼り付けた後、導電箔をエッチングして基板10及び配線パターン12を形成することもできる。これらの場合

【0031】基板10には貫通穴18が形成されている。配線パターン12の一部は、貫通穴18上を通る。貫通穴18上において、配線パターン12の一部は、配線となる部分よりも面積の大きいランド部となっていて

【0032】基板10には、複数の外部端子30が設けられている。外部端子30は、配線パターン12に電氣的に接続されている。例えば、外部端子30は、貫通穴18を通して配線パターン12上に設けられており、基板10における配線パターン12が形成された面とは反対側に突出する。複数の貫通穴18をマトリクス状に配列し、複数の外部端子30をマトリクス状に配列することが好ましい。ハンダボールを外部端子30としてもよい。

【0033】基板10には、複数の半導体チップ20が搭載されている。半導体チップ20は、基板10における配線パターン12が形成された面上に搭載されている。半導体チップ20と配線パターン12との電氣的な接続には、フェースアップボンディング又はフェースダ

ウンボンディングのいずれを適用してもよい。

【0034】半導体チップ20は、例えば、フラッシュメモリ、SRAM、DRAM、メモリ、ASIC又はMPUなどである。複数の半導体チップ20の組み合わせとして、例えば、フラッシュメモリとSRAM、SRAM同士、DRAM同士、メモリとASIC、あるいはMPUとメモリなどがある。半導体チップ20は、アルミニウムなどで形成された複数の電極22を有する。フェースダウンボンディングが適用されるときには、電極22にバンプ24が設けられることが好ましい。バンプ24は、メッキや、ワイヤーで形成された金であることが多いが、ニッケル、ハンダなどを材料としてもよい。複数の半導体チップ20は、大きさ及び形状が異なるものであっても、同じ大きさ及び形状のものであってもよい。

【0035】フェースダウンボンディングの一例として、図1では、異方性導電材料32が使用されている。半導体チップ20と配線パターン12とは、異方性導電材料32を介して電氣的に接続されている。半導体チップ20は、電極22が形成された面を配線パターン12に向けてフェースダウンボンディングされる。フェースダウンボンディングは、ハンダあるいは金属接合によるフェースダウン実装、絶縁樹脂の硬化収縮力による圧接接合によるフェースダウン実装などの方法でもよい。

【0036】異方性導電材料32は、接着剤(バインダ)に導電粒子(導電フィラー)が分散されたもので、分散剤が添加される場合もある。異方性導電材料32は、予めシート状に形成されてから基板10に貼り付けてもよく、あるいは液状のまま基板10に設けてもよい。なお、異方性導電材料32の接着剤として、熱硬化性の接着剤が使用されることが多い。異方性導電材料32は、少なくとも配線パターン12における半導体チップ20とのボンディング部上に設けられる。あるいは、基板10の全体を覆うように異方性導電材料32を設ければ、簡単にその工程を行うことができる。異方性導電材料32は、バンプ24と配線パターン12との間で押しつぶされて、導電粒子によって両者間での電氣的導通を図るようになっている。

【0037】また、ワイヤーボンディングされた半導体チップにモールドを施す実装形態を適用してもよく、シングルポイントボンディングやギャングボンディング(TAB又はフェースダウンボンディング)による実装形態を適用してもよい。

【0038】本実施の形態では、半導体チップ20が積み重ねられている。すなわち、図1に示すように、基板10が屈曲又は折り畳まれて、複数の半導体チップ20が重なった状態になっている。詳しくは、外部端子30が突出する面とは反対側の面を谷として基板10を屈曲あるいは折り曲げる。

【0039】一つの半導体チップ20と、他の一つの半

導体チップ20とは、電極22の形成面とは反対側面同士が対向し、図1に示すように、粘着剤26を介して粘着される。また、さらに別の半導体チップ20は、粘着剤26を介して、基板10に粘着されている。

【0040】粘着剤26は、基板10の屈曲状態を維持する。粘着剤26は、着脱可能な結合手段の一例である。すなわち、粘着剤26は、粘着対象物を粘着させるが、図1に二点鎖線で示すように剥がすこともできるものである。粘着剤26は、非硬化性であることが好ましく、特に、ハンダボールを形成するなどのために行われるリフロー工程での熱によっても硬化しないことが好ましい。例えば、ポリイミド樹脂による両面粘着テープ、アラミド不織布の粘着テープなどを粘着剤26として使用することができる。着脱可能な結合手段を使用することで、屈曲状態の維持された基板10を平面的に展開することができる。そして、半導体チップ20を交換したり、半導体チップ20の電極22と配線パターン12との電気的接続の不良を修理したり、配線パターン12の断線や短絡を修理することもできる。

【0041】なお、一対の半導体チップ20の面同士を粘着させる粘着剤26が、導電性の粘着剤であれば、粘着する半導体チップ20の粘着面の電位を同じにすることができる。粘着剤26が、熱伝導性の粘着剤であれば、半導体チップ20間で熱の伝達が可能になる。例えば、半導体チップ20のうち一方の発熱量が大きく他方の発熱量が小さい場合には、一方から他方へと熱を伝えることで冷却が可能になる。シート状もしくは液状の粘着剤26を、基板10が平面的な状態のときに、半導体チップ20の裏面に貼り付け、その後両方の半導体チップ20の裏面同士を貼り付けてもよい。もしくは、半導体チップ20の裏面同士を位置合わせした状態で液状の粘着剤26を充填してもよい。

【0042】図1には、折り目を付けずに基板10が屈曲した状態が示されているが、基板10は折り曲げてもよい。基板10には、屈曲する領域に、少なくとも一つ又は複数の穴が形成されてもよい。これによって、基板10の弾力が小さくなって曲げやすくなるとともに、屈曲した状態を維持しやすくなる。なお、穴を避けて、配線パターン12を形成することが好ましいが、穴上に配線パターン12が形成されてもよい。穴には、変成ポリイミド、変成ウレタン等の軟らかい樹脂を充填してもよい。

【0043】本実施の形態は、上記のように構成されており、以下その製造方法の一例を説明する。まず、基板10を用意する。基板10には配線パターン12が形成されている。基板10は、屈曲可能なものであるが、平面的に展開された状態で用意する。

【0044】次に、基板10に複数の半導体チップ20を搭載する。フェースダウンボンディングの例として、半導体チップ20の電極22（パンプ24）と配線パタ

ーン12との電気的な接続に異方性導電材料32を使用するときには、基板10における配線パターン12が形成された面に、異方性導電材料32を設ける。詳しくは、配線パターン12における少なくともボンディング領域に、異方性導電材料32を設ける。そして、複数の電極22を有する複数の半導体チップ20を用意する。電極22（パンプ24）を位置合わせして、半導体チップ20を基板10上に載せる。続いて、半導体チップ20と基板10との少なくともいずれか一方を押圧して、異方性導電材料32の導電粒子を介して、配線パターン12とパンプ24とを電気的に接続する。

【0045】フェースダウンボンディングの別の例として、光、熱、圧力及び振動のうちの少なくとも一つによって、パンプ24と配線パターン12とを接合してもよい。この場合、金属同士で接合される方が信頼性が高い。その場合は、半導体チップ20と基板10との間に、アンダーフィル樹脂が充填されることが多い。あるいは、ワイヤなどを使用してフェースアップボンディングを適用してもよい。その場合は、半導体チップ20全体が樹脂封止されている場合が多い。

【0046】続いて、基板10を屈曲、折り曲げ又は折り畳んで、図1に示すように、複数の半導体チップ20を積み重ねる。このとき、粘着剤26によって、半導体チップ20同士又は半導体チップ20と基板10とを粘着させる。そして、基板10の屈曲状態を保持する。半導体チップ20が封止樹脂で覆われている場合は、その封止樹脂同士、又は封止樹脂と基板10とを粘着させる。

【0047】また、基板10に複数の外部端子30を設ける。例えば、基板10における配線パターン12の形成された面とは反対側から、貫通穴18を介して、配線パターン12上に外部端子30を形成する。この工程は、基板10の屈曲状態を保持する工程の前であっても後であってもよい。

【0048】外部端子30は、基板10における外部端子30が突出する側の面で貫通穴18上にフラックスと共にハンダボールを搭載して、リフローを通して形成することが多い。粘着剤26によって基板10の屈曲状態を保持する工程後にリフロー工程が行われる場合には、リフロー工程の熱によっても粘着剤26が硬化しないことが好ましい。

【0049】外部端子30と配線パターン12との電気的な接続は、貫通穴18の内面にメッキされた金や銅などの導電部材によって図ってもよい。あるいは、ハンダボールを外部端子30とする場合には、ハンダボールの材料となるハンダを貫通穴18に充填して、ハンダボールと一体化した導電部材を貫通穴18内に形成してもよい。あるいは、外部端子30が突出する側の面に、配線パターン12とビアホールやスルーホールで接続された外部電極用のランドを形成し、その上に外部端子を形成

してもよい。また、外部端子30は、上述のハンダ以外の金属や導電性樹脂などから形成してもよい。

【0050】以上の工程により、半導体装置が得られる。この半導体装置によれば、基板10の屈曲状態を維持する粘着剤26などの結合手段が着脱可能になっている。したがって、半導体装置が完成してからでも、基板10を平面的に展開することができ、半導体チップ20を交換するなどのリワークを行うことができる。また、この製造方法では、基板10を屈曲させて複数の半導体チップ20を積み重ねるので、半導体装置の平面方向の

10 サイズを小さくすることができる。
【0051】さらに、粘着剤26などの結合手段は、半導体装置の完成検査後にリワークの必要がなくなるので、完全に硬化させてもよい。そのためには、粘着剤26中に、光、熱、湿度、放射線などによる重合開始剤を混入しておき、粘着剤26自身を3次元硬化させられるようにして、硬化させたいときに、これらのエネルギーを外部から加えるようにすればよい。さらに、粘着剤26は、粘着面の一部に付着させておき、残りの部分や半導体装置の空隙に樹脂を充填し、これを硬化させるよう

20 にしてもよい。
【0052】(第2の実施の形態)図2は、本発明を適用した第2の実施の形態に係る半導体装置を示す図である。半導体装置は、基板40と、複数の半導体チップ20と、を含む。図2に示す基板40は、図1に示す基板10と形状が異なるが、配線パターン42及び貫通穴48が形成されている点で共通し、基板10と同じ構成を適用してもよい。半導体チップ20は、第1の実施の形態で説明したものを適用することができる。半導体チップ20の電極22(パンプ24)と配線パターン32との

30 接続には、第1の実施の形態で説明した手段を適用することができ、例えば図2に示す異方性導電材料32を使用することができる。異方性導電材料32は第1の実施の形態で説明したものでよい。基板40には、複数の外部端子30が設けられている。この外部端子30も、第1の実施の形態で説明した構成を適用することができる。
【0053】本実施の形態では、半導体チップ20が積み重ねられている。すなわち、図2に示すように、基板40が屈曲又は折られて、複数の半導体チップ20が重なった状態になっている。基板40の屈曲状態は、引っ掛けや、かしめ等の機械的な結合手段によって保持されている。例えば、図2に示す締結金具50などの結合手段によって、基板40の屈曲状態が保持されている。締結金具50として、ピン、ステーブラ(ホッチキス)、リベット等がある。締結金具50によって、基板40の一部と他の部分とが結合されて、基板40の屈曲状態が保持される。締結金具40によれば、取り外しが可能であるので、基板40を平面的に展開することもできる。あるいは、締結金具50の代わりに、第1の実施の

形態で説明した粘着剤26を使用して、基板40の一部とその他の部分とを結合してもよい。

【0054】本実施の形態でも、着脱可能な結合手段を使用することで、屈曲状態の維持された基板40を平面的に展開することができる。そして、半導体チップ20を交換したり、半導体チップ20の電極22と配線パターン12との電気的接続の不良を修理したり、配線パターン12の断線や短絡を修理することもできる。本実施の形態のその他の構成については、第1の実施の形態で説明した内容を適用することができる。

【0055】本実施の形態に係る半導体装置の製造方法は、基板40の屈曲状態を維持するための工程以外では、第1の実施の形態と同じ方法を採用することができる。

【0056】基板40の屈曲状態を維持するための工程では、基板40を屈曲させて、基板40の一部と他の一部とを重ねて、締結金具50や粘着剤26によって結合する。その効果については、第1の実施の形態で説明した内容が該当する。

20 【0057】図3には、本発明を適用した半導体装置110を実装した回路基板100が示されている。回路基板には例えばガラスエポキシ基板等の有機系基板を用いることが一般的である。回路基板には例えば銅からなる配線パターンが所望の回路となるように形成されていて、それらの配線パターンと半導体装置の外部端子とを機械的に接続することでそれらの電気的導通を図る。

【0058】そして、本発明を適用した半導体装置を備える電子機器として、図4には、ノート型パーソナルコンピュータ120が示されている。

30 【0059】なお、上記本発明の構成要件「半導体チップ」を「電子素子」(能動素子か受動素子かを問わない)に置き換えて、半導体装置と同様に電子部品を構成することができる。このような電子素子から製造される電子部品として、例えば、抵抗器、コンデンサ、コイル、発振器、フィルタ、温度センサ、サーミスタ、バリスタ、ボリューム又はヒューズなどがある。

【図面の簡単な説明】

【図1】図1は、本発明を適用した第1の実施の形態に係る半導体装置を示す図である。

40 【図2】図2は、本発明を適用した第2の実施の形態に係る半導体装置の展開図である。

【図3】図3は、本実施の形態に係る半導体装置が実装された回路基板を示す図である。

【図4】図4は、本実施の形態に係る半導体装置を備える電子機器を示す図である。

【符号の説明】

10 基板

12 配線パターン

20 半導体チップ

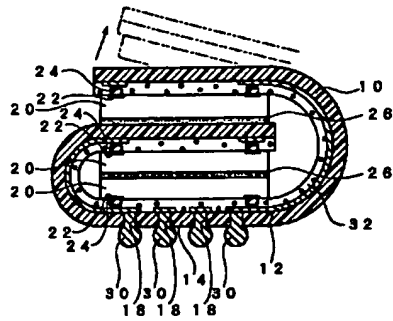
22 電極

11

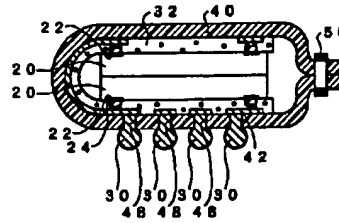
26 粘着剤
30 外部端子
32 異方性導電材料

* 40 基板
42 配線パターン
* 50 締結金具

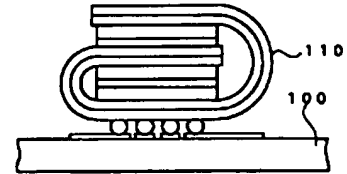
【図1】



【図2】



【図3】



【図4】

